



Datos básicos de la asignatura

Titulación:	Máster Unv. en Microelectrónica: Diseño y Aplicaciones de Sistemas
Año plan de estudio:	2010
Curso implantación:	2010-11
Centro responsable:	Facultad de Física
Nombre asignatura:	Dispositivos y Tecnologías Micro y Nanométricos
Código asignatura:	50990003
Tipología:	OBLIGATORIA
Curso:	1
Periodo impartición:	Primer cuatrimestre
Créditos ECTS:	6
Horas totales:	150
Área/s:	Electrónica
Departamento/s:	Electrónica y Electromagnetismo

Coordinador de la asignatura

HUERTAS SANCHEZ, GLORIA

Profesorado (puede sufrir modificaciones a lo largo del curso por necesidades organizativas del Departamento)

Profesorado de grupo principal

ARJONA LOPEZ, MARIA ROSARIO

HUERTAS SANCHEZ, GLORIA

LEÑERO BARDALLO, JUAN ANTONIO

Objetivos y competencias

OBJETIVOS:

¿Saber cuáles son los materiales, procesos y tecnologías empleados en la fabricación de circuitos integrados.

¿Comprender los aspectos físicos y tecnológicos de la operación de los dispositivos electrónicos y del diseño de circuitos integrados.

¿Conocer la evolución de las tecnologías de fabricación CMOS y las tendencias futuras.

COMPETENCIAS:

Competencias específicas:

-Saber aplicar el uso de materiales al diseño, fabricación y verificación de dispositivos electrónicos.

-Saber modelar y analizar el funcionamiento de dispositivos electrónicos

-Saber utilizar los documentos característicos de las tecnologías de fabricación.

-Saber emplear herramientas CAD de apoyo en el diseño y fabricación de chips.

-Saber modelar y analizar las principales no-idealidades de los micro- y nano-circuitos debido a las deficiencias tecnológicas de los materiales que los forman.

Competencias genéricas:

Aumentar su capacidad de análisis y síntesis

Estimular sus posibilidades de planteamiento y resolución de problemas.

Contenidos o bloques temáticos

¿Tecnologías MOS micro/nanométricas

¿Dispositivos activos y pasivos: estructura, operación y modelado

¿Introducción a los dispositivos emergentes y a la nanoelectrónica

Relación detallada y ordenación temporal de los contenidos



Se recomienda que el alumno haya cursado asignaturas relacionadas con o tenga nociones de Física del Estado Sólido, Instrumentación Electrónica, Física Cuántica, y Física Estadística.

1. Revisión de Fundamentos y Dispositivos Semiconductores.

- Física de Semiconductores.
- Estructura, análisis y características de dispositivos
- Diodo de unión pn.
- Transistor Bipolar de Unión.
- Transistor MOSFET.

2. Procesos tecnológicos para CIs

- Introducción
- Pasos de fabricación en CIs
- Proceso de fabricación CMOS básico
- Procesos CMOS actuales
- Secuencia de fabricación
- Novedades tecnológicas
- Tendencias en procesos CMOS
- Otros Procesos Tecnológicos (bipolares, BiCMOS, heteroestructuras, procesos orientados a sensores y MEMS)
- Ejemplos de tecnologías reales

3. Dispositivos pasivos integrados.



- Resistores: Tipos y Características. Modelado. Parásitos. Resistores integrados avanzados.

- Condensadores: Tipos y Características. Modelado. Parásitos. Condensadores integrados avanzados.

- Bobinas: Bobinas Integradas. Estructura, Parásitos y Aplicaciones. Estructuras avanzadas para

bobinas integradas.

4. Dispositivos activos en tecnologías submicrométricas

- El transistor MOS: Efectos de la miniaturización

Degradación de la movilidad.

Variaciones de la tensión umbral.

Efectos debidos a campos elevados. Ionización de impacto y ruptura por avalancha. Efecto túnel

"banda a banda". Efecto túnel en el óxido.

Portadores calientes. Corriente de fuga inducida por la puerta. Ruptura del óxido.

- Efectos parásitos.

Parásitos. Resistencias de drenador y fuente. Resistencia de puerta. Capacidades parásitas de

unión y de solapamiento.

- Modelos de simulación

Características de los Modelos básicos de distinto NIVEL.

Modelos avanzados. Filosofía de los modelos de segunda generación: BSIM, HSPICE Level 28 y



BSIM. Tendencias en el modelado del MOSFET.

Medida y extracción de parámetros.

Modelos estadísticos. ¿Corners¿ del proceso. Parámetros de peor caso. Análisis de MonteCarlo.

5. Aspectos de layout de Circuitos integrados CMOS

- Relacionados con la Tecnología:

Electromigración, Reglas de antena, Efecto de transistores bipolares parásitos en procesos CMOS

"latch-up", Circuitos de protección ESD¿

- Relacionados con Dispositivos:

Técnicas de apareamiento, Reducción de parásitos, reducción de no-linealidades, etc.

Mecanismos de interferencia en CIs CMOS

Acoplos capacitivos e inductivos, ruido de sustrato y ruido de las alimentaciones.

6.Introducción a los dispositivos emergentes y a la nanoelectrónica.

- More than Moore.

- Limitaciones de la tecnología CMOS.

- Nuevos tipos de transistor.

- Tecnologías de fabricación emergentes.

Temporal arrangement of the contents:

1. Review of Semiconductor Fundamentals and Devices.

- Semiconductor Physics.

- Structure, analysis and characteristics of devices.

- Pn junction diode.

- Bipolar junction transistor.

- MOSFET transistor.

2. Technological processes for ICs

- Introduction

- IC manufacturing steps

- Basic CMOS manufacturing process

- Current CMOS processes

- Manufacturing sequence

- New technologies

- Trends in CMOS processes

- Other Process Technologies (bipolar, BiCMOS, heterostructures, sensor oriented processes and MEMS)

- Examples of real technologies

3. Integrated passive devices.

- Resistors: Types and Characteristics. Modeling. Parasitics. Advanced integrated resistors.

- Capacitors: Types and Characteristics. Modeling. Parasites. Advanced integrated

Capacitors.

- Coils: Integrated Coils. Structure, Parasites and Applications. Advanced structures for integrated



integrated coils.

4. Active devices in submicrometer technologies.

- The MOS transistor: Effects of miniaturization.

Mobility degradation.

Threshold voltage variations.

Effects due to high fields. Impact ionization and avalanche breakdown. Tunneling effect "band-to-band". Tunneling effect in the oxide.

Hot carriers. Gate induced leakage current. Oxide breakdown.

- Parasitic effects.

Parasitic. Drain and supply resistors. Gate resistance. Parasitic junction and

junction and overlap capacitances

- Simulation models

Characteristics of the basic models of different LEVEL.

Advanced models. Philosophy of second generation models: BSIM, HSPICE Level 28 and BSIM.

BSIM. Trends in MOSFET modeling.

Measurement and parameter extraction.

Statistical models. Process corners. Worst-case parameters. MonteCarlo analysis.

5. Layout aspects of CMOS integrated circuits.

- Technology related:

Electromigration, Antenna rules, Effect of parasitic bipolar transistors in CMOS processes.

"latch-up, ESD protection circuits?

- Related Devices:

Mating techniques, Parasitic reduction, reduction of nonlinearities, etc.

Interference Mechanisms in CMOS ICs

Capacitive and inductive coupling, substrate noise and power supply noise.

6.Introduction to emerging devices and nanoelectronics.

- More than Moore.

- Limitations of CMOS technology.

- New transistor types.

- Emerging fabrication technologies.

Actividades formativas y horas lectivas

Actividad	Horas
B Clases Teórico/ Prácticas	48

Idioma de impartición del grupo

ESPAÑOL

Sistemas y criterios de evaluación y calificación

Se considerará que el alumno ha aprobado el ejercicio si supera la puntuación de 5 sobre 10.

En este caso, la calificación final será el resultado conjunto de la evaluación del trabajo presentado y de la exposición del mismo por parte del alumno a través de videoconferencia.

Se comentarán aspectos tanto teóricos como prácticos de todos los contenidos de la asignatura.

-Realización de ejercicios teóricos-prácticos on-line. Se considerará que el alumno ha aprobado el ejercicio si supera la puntuación de 5 sobre 10.

Porcentajes de ponderación mínima y máxima: 0% - 100%

- Informe de las prácticas y proyectos de diseño realizados. En este caso, la calificación final será el resultado de la evaluación del trabajo presentado y, en su caso, de la exposición del mismo por parte del alumno a través de videoconferencia.

Porcentajes de ponderación mínima y máxima: 0% - 100%

- Entrevista personal con el profesor mediante videoconferencia, en la que se comentarán aspectos tanto teóricos como prácticos de todos los contenidos de la asignatura.

Porcentajes de ponderación mínima y máxima: 0% - 100%

Metodología de enseñanza-aprendizaje

Clases Teorico- Prácticas (on line)

Docencia on-line dado el caracter semipresencial del máster

Horarios del grupo del proyecto docente

<https://fisica.us.es/docencia/titulaciones>

Calendario de exámenes

<https://fisica.us.es/docencia/titulaciones>

Tribunales específicos de evaluación y apelación

Presidente: OSCAR GUERRA VINUESA
Vocal: MARIA ROSARIO ARJONA LOPEZ
Secretario: ANTONIO JOSE GINES ARTEAGA
Suplente 1: JOSE MANUEL DE LA ROSA UTRERA
Suplente 2: GLORIA HUERTAS SANCHEZ
Suplente 3: JUAN ANTONIO LEÑERO BARDALLO

Sistemas y criterios de evaluación y calificación del grupo

Sistemas de evaluación

Se considerará que el alumno ha aprobado el ejercicio si supera la puntuación de 5 sobre 10.

En este caso, la calificación final será el resultado conjunto de la evaluación del trabajo presentado y de la exposición del mismo por parte del alumno a través de videoconferencia.

Se comentarán aspectos tanto teóricos como prácticos de todos los contenidos de la asignatura.

-Realización de ejercicios teóricos-prácticos on-line. Se considerará que el alumno ha aprobado el ejercicio si supera la puntuación de 5 sobre 10.

Porcentajes de ponderación mínima y máxima: 0% - 100%

- Informe de las prácticas y proyectos de diseño realizados. En este caso, la calificación final será el resultado de la evaluación del trabajo presentado y, en su caso, de la exposición del mismo por parte del alumno a través de videoconferencia.

Porcentajes de ponderación mínima y máxima: 0% - 100%

- Entrevista personal con el profesor mediante videoconferencia, en la que se



comentarán aspectos tanto teóricos como prácticos de todos los contenidos de la asignatura.

Porcentajes de ponderación mínima y máxima: 0% - 100%

Criterio de calificación

La evaluación en la primera convocatoria se efectuará mediante la entrega de ejercicios y trabajos

propuestos al final de cada tema que se enviarán por correo electrónico a través de enseñanza virtual en las fechas que se indicarán a comienzo del curso.

Se publicarán calificaciones provisionales de los tres primeros temas entregados en febrero y la calificación definitiva se publicará en marzo.

Para la evaluación de la segunda convocatoria, se requerirá la entrega de de ejercicios resueltos y/o

un examen en el que se evaluarán los conocimientos teóricos y prácticos de la asignatura. La

información relativa a la fecha y forma de este examen se publicará con 15 días de antelación y se

realizará entre el 15 de junio y el 15 de julio del curso.

En cualquiera de las convocatorias se contemplará la realización de una entrevista personal con los

alumnos antes de dar por definitivas sus calificaciones en la asignatura.

Bibliografía recomendada

Información Adicional

Información adicional

- B.G. Streetman, S. Banerjee: Solid State Electronic Devices (6th edition). Prentice Hall, 2006.
- G. W. Neudeck and R. F. Pierret: Modular Series on Solid State Devices, (Vol. I to VI) Pearson Education, New Jersey.
- Y. Tsvetkov, Mixed Analog-Digital VLSI Devices and Technology, McGraw-Hill, New-York 1996.
- Y. Taur and T.H. Ning: Fundamentals of Modern VLSI Devices, Cambridge University Press, 1998.
- H. Veendrick: ?Deep-Submicron CMOS ICs? From Basics to ASICs, Kluwer Academic publishers, (2nd Edition), 2000.
- H. Veendrick: ?Nanometer CMOS ICs: From Basics to ASICs?, Springer, 2008.
- B. P. Wong, A. Mittal, Y. Cao, G. Starr: ? Nano-CMOS Circuit and Physical Design?, John Wiley & Sons, 2005
- G.S. May and S.M. Sze: Fundamentals of Semiconductor Fabrication. Wiley, 2004.
- R.J. Baker: ?CMOS. Circuit design, Layout, and Simulation?, 2nd Edition, Wiley 2008.
- P.R. Gray, P.J. Hurst, S. H. Lewis, R.G. Meyer: Analysis and Design of Analog Integrated Circuit, 4th Ed., John Wiley & Sons, 2001.
- B. Razavi: Design of Analog CMOS Integrated Circuits, McGraw-Hill, 2001.
- F. Maloberti: Analog Design for CMOS VLSI Systems, Kluwer Academic Publishers, 2001.
- Hastings: The Art of Analog Layout. Prentice Hall, 2001.
- U. Mishra et al. Semiconductor devices physics and design. Springer, 2008.



UNIVERSIDAD
DE SEVILLA

PROYECTO DOCENTE

Dispositivos y Tecnologías Micro y Nanométricas

Grp Clases Teórico-Prácticas de Dispositivos (docencia en inglés) (1)

CURSO 2023-24

- B. Bhushan (Editor). Springer Handbook of Nanotechnology. Springer, 2004.
- R. Waser (Editor). Nanoelectronics and Information Technology Advanced Electronic Materials and Novel Devices. Wiley-VCH, 2003.