



## Datos básicos de la asignatura

---

<b>Titulación:</b>	Máster Unv. en Microelectrónica: Diseño y Aplicaciones de Sistemas
<b>Año plan de estudio:</b>	2010
<b>Curso implantación:</b>	2010-11
<b>Centro responsable:</b>	Facultad de Física
<b>Nombre asignatura:</b>	Metodologías de Diseño y Herramientas de CAD
<b>Código asignatura:</b>	50990004
<b>Tipología:</b>	OBLIGATORIA
<b>Curso:</b>	1
<b>Periodo impartición:</b>	Primer cuatrimestre
<b>Créditos ECTS:</b>	6
<b>Horas totales:</b>	150
<b>Área/s:</b>	Electrónica Tecnología Electrónica
<b>Departamento/s:</b>	Electrónica y Electromagnetismo Tecnología Electrónica

## Coordinador de la asignatura

---

FERNANDEZ FERNANDEZ, FRANCISCO VIDAL

## Profesorado (puede sufrir modificaciones a lo largo del curso por necesidades organizativas del Departamento)

---

### Profesorado de grupo principal

AVEDILLO DE JUAN, MARIA JOSE

FERNANDEZ FERNANDEZ, FRANCISCO VIDAL

JIMENEZ FERNANDEZ, CARLOS JESUS

## Objetivos y competencias

---

### OBJETIVOS:

¿ Modelar y evaluar prestaciones de circuitos digitales, bloques analógicos y de radio frecuencia.

¿ Adquirir una visión general de las metodologías, flujos, herramientas de diseño y análisis



de circuitos integrados, sus aplicaciones, limitaciones y evolución.

¿ Recorrer el flujo de diseño de un sistema digital partiendo de su especificación RT.

¿ Tomar destreza en el diseño e implementación de circuitos digitales, analógicos y de radiofrecuencia. Para ello el alumno debe conocer las herramientas de CAD que se emplean en las distintas fases del flujo de diseño así como el manejo de algunas de ellas.

#### COMPETENCIAS:

Competencias específicas:

- Tener capacidad de analizar circuitos electrónicos complejos, explorar aproximaciones alternativas y decidir soluciones óptimas en términos de coste, tamaño, consumo, prestaciones, etc.

- Aprender a diseñar sistemas electrónicos complejos pudiendo incluir sensores, interfaces, circuitos digitales de procesamiento, actuadores, entrefases de comunicaciones, memorias, etc.

- Manejar herramientas de ayuda al diseño (CAD), tomando conocimiento de las limitaciones e implicaciones de las metodologías de diseño micro/nanoelectrónico.

Competencias genéricas:

Aumentar su capacidad de análisis y síntesis.

Estimular sus posibilidades de planteamiento y resolución de problemas.

## Contenidos o bloques temáticos

---

¿ Flujos de diseño de circuitos digitales, analógicos y de señal mixta.

¿ Herramientas de descripción, de síntesis y de verificación de circuitos digitales, analógicos y de señal mixta.

## Relación detallada y ordenación temporal de los contenidos

---

La asignatura se estructura en un tema introductorio y dos grandes bloques (un bloque analógico y otro digital) con un total de 10 temas. De forma sucinta, los contenidos de esta asignatura son:

### BLOQUE 1. METODOLOGÍAS DE DISEÑO

#### TEMA 1. Flujos de Diseño y Herramientas

El objetivo de este tema es describir el flujo de diseño (analógico y digital) de los circuitos integrados, viendo los pasos y las herramientas involucradas.

Secciones: Flujo de diseño analógico. Flujo de diseño digital. Entornos de diseño electrónico. Kits de diseño. Presentación interactiva a los kits de diseño de Cadence

### BLOQUE 2. FLUJO DE DISEÑO DIGITAL

#### TEMA 2. Lenguajes de Descripción de Hardware

El objetivo de este tema es describir circuitos digitales usando el lenguaje Verilog, conocer las restricciones al lenguaje que impondrán las herramientas de síntesis y simular dichas descripciones para comprobar el correcto funcionamiento.

Secciones: Revisión del lenguaje Verilog. Recomendaciones de modelado: generales, para simulación, para síntesis. Modelado de bloques hardware. Simulación básica con Modelsim.

#### TEMA 3. Verificación funcional

El objetivo de este tema es validar la funcionalidad de un diseño aplicando diferentes técnicas y desarrollar entidades de test (test\_benches) para la simulación de diseños descritos en HDL.

Secciones: Conceptos sobre verificación funcional (¿Qué?, ¿Cómo?, ¿Cuándo?) y metodologías. Verificación basada en simulación y verificación estática. Directrices para la implementación de verificación funcional basada en simulación. Chequeo de equivalencia. Verificación basada en assertions. System Verilog & UVM. Ejemplos con Modelsim y Formality.



#### TEMA 4. Síntesis Lógica

El objetivo de este tema es conocer los principales conceptos de la síntesis lógica, las restricciones impuestas a los diseños y las técnicas de optimización. Se usará una herramienta comercial para la realización de síntesis con diseños concretos y se analizarán los resultados.

Secciones: Conceptos de síntesis lógica. Herramientas de diseño frontend. Guías de Design Compiler para síntesis lógica. Introducción a Design Compiler. Tutorial de Design Compiler. Tutorial de Design Vision.

#### TEMA 5. Verificación Temporal

El objetivo de este tema es conocer las distintas técnicas de realización de verificación temporal, así como manejar algunas herramientas que las implementan.

Secciones: Conceptos básicos y herramientas de verificación temporal. Tutorial de verificación temporal estática, Tutorial de simulación de verificación temporal.

#### TEMA 6. Diseño Físico

El diseño resultante de la síntesis lógica, para ser diseñado en un circuito integrado, tiene que generado el "layout", que es la colocación física de las celdas en un espacio de silicio. Es lo que se suele llamar diseño físico o "back-end".

Secciones: Diseño físico con Cadence. Tutorial de Innovus.

### BLOQUE 3. FLUJO DE DISEÑO ANALÓGICO

#### TEMA 7. Modelado y simulación eléctrica

El objetivo de este tema es conocer los conceptos básicos de simulación eléctrica y modelos de dispositivos además de adquirir destrezas de simulación de distintos tipos de circuitos mediante simuladores y entornos de diseño comerciales.

Secciones: Introducción a la simulación eléctrica. Generaciones de modelos de dispositivos. Tipos de análisis. Sintaxis básica de simuladores eléctricos: HSPICE y SPECTRE. Ejercicios guiados con ejecución autónoma de HSPICE. Tutorial introductorio a la edición de esquemáticos y símbolos en el entorno de diseño de Cadence. Tutorial introductorio a la simulación eléctrica en el entorno de diseño de Cadence. Ejercicios guiados de simulación. Fundamentos algorítmicos de la simulación eléctrica.

#### TEMA 8. Análisis de variabilidad

El objetivo de este tema es la introducción de las fuentes de variabilidad en circuitos integrados y los mecanismos de evaluación de su impacto en las prestaciones de circuitos electrónicos mediante simulación eléctrica.

Secciones: Conceptos básicos de variabilidad: variaciones de parámetros, descripción en el espacio de prestaciones. rendimiento, rangos de parámetros y distribuciones estadísticas, centrado del diseño, variaciones globales y locales. Análisis de variabilidad de peor caso. Análisis de variabilidad estadística. Descripción tecnológica para análisis de peor caso y estadístico: aplicación a tecnologías comerciales. Ejercicios de análisis guiados.

#### TEMA 9. Síntesis y verificación física

El objetivo de este tema es proporcionar los conocimientos adecuados para la creación y verificación de la estructura física (layout) de circuitos analógicos y señal mixta. Estos conocimientos van desde los conceptos más básicos (como el uso de la herramienta y la composición en capas de dispositivos CMOS) hasta las técnicas avanzadas para mejorar las prestaciones del circuito y minimizar el impacto de parásitos.

Secciones: ¿Qué es layout? El layout en el flujo de diseño de circuitos integrados Layout analógico vs. layout digital. Técnicas de layout analógico. Verificación. Herramientas de verificación. Herramientas de layout analógico. Automatización del layout analógico. Ejercicios.

#### TEMA 10. Modelado y simulación de comportamiento

Este tema pretende abordar el concepto de abstracción del comportamiento de los circuitos analógicos, y su uso y desarrollo en forma de modelos de comportamiento para la mejora del flujo de diseño de los circuitos integrados.

Secciones: ¿Qué es un modelo de comportamiento y por qué los necesitamos? Precisión de los modelos. Taxonomía del modelado de comportamiento analógico. Modelado y simulación. Técnicas de generación de modelos de comportamiento. Ejercicios.

#### CONOCIMIENTOS PREVIOS

La impartición de la asignatura Metodologías de Diseño y Herramientas de CAD asume que



los alumnos poseen conocimientos previos de materias afines, entre los que podemos citar:

- Conocimientos básicos sobre teoría de circuitos.
- Conocimientos básicos sobre dispositivos electrónicos, fundamentos de operación y modelos: transistores MOS, fuentes independientes y controladas, condensadores, diodos, resistencias, etc.
- Conocimientos básicos sobre procesos de fabricación de circuitos integrados.
- Conocimientos sobre parámetros característicos de distintos tipos de bloques electrónicos, por ejemplo, para amplificadores operacionales: ganancia diferencial, slew-rate, offset, producto ganancia ancho de banda, margen de fase, etc; para inversores: tiempo de subida y bajada, tiempo de propagación, etc.
- Conocimientos básicos de diseño lógico y de Lenguajes de Descripción de Hardware.

Si algún alumno tiene algún déficit en estos temas se suministran algunos materiales que se han denominado complementarios o se recomiendan referencias apropiadas. Si el estudiante no posee dichos conocimientos previos y no encuentra indicaciones en el tema correspondiente de fuentes de información para adquirirlos, consulte a los profesores para una orientación individual.

-----

#### INFORMATION ABOUT COURSE CONTENTS IN ENGLISH

-----

The course is structured in 10 units, with the first one being an introductory unit and two main areas, an analog one and a digital one, comprising the remaining 9 units:

##### Unit 1: Introduction

The objective of this unit is to describe every step of the design flow of analog and digital integrated circuits, including the tools involved.

Sections: Analog design flow. Digital design flow. Electronic design environments. PDKs. Interactive presentation of Cadence PDKs.

#### Unit 2: HDLs

The goal of this unit is to describe digital circuits using the Verilog hardware description language (HDL), know the language restrictions imposed by synthesis tools and simulate such descriptions to check the correct functional performance.

Sections: Verilog overview. Modeling recommendations. Verilog hardware modules. Basic simulation with ModelSim

#### Unit 3: Functional verification

The goal of this unit is to validate the functionality of a design by applying different techniques and develop test benches for the simulation of circuits described using HDL.

Sections: Functional verification concepts. Simulation-based verification. Equivalence checking. Assertion-based verification. System Verilog & UVM. Examples using ModelSim and Formality.

#### Unit 4: Logic synthesis

The goal of this unit is to learn the main principles of logic synthesis, the constraints imposed to the design process and the optimization techniques. A commercial tool will be used to synthesize several circuits with diverse specs and the results will be analysed.

Sections: Logic synthesis. ASIC front-end tools. Design Compiler guidelines for successful logic synthesis. Design Compiler primer. Design Compiler tutorial. Design Vision tutorial.

#### Unit 5: Timing verification

The goal of this unit is to learn different techniques for timing verification as well as the tools implementing them.

Sections: Basic concepts and timing verification tools. Static timing verification tutorial. Timing verification tutorial.



#### Unit 6: Physical design

After the logic synthesis, the layout or physical placement of cells in a silicon die must be performed. This is usually called physical design or back-end.

Sections: Cadence ASIC back-end tools. Innovus tutorial.

#### Unit 7: Device modelling and electrical simulation

The goal of this unit is to learn basic concepts of device modelling and electrical simulation as well as acquire basic simulation skills of different circuits types using several commercial simulators and design environments.

Sections: A brief overview of electrical simulation. Device models. Analysis types. Basic syntax of electrical simulators: HSPICE and SPECTRE. HSPICE guided exercises. Introduction to schematic and symbol edition in Cadence design environment. Introduction to electrical simulation in Cadence design environment. Guided simulation exercises. Algorithmic fundamentals of electrical simulation.

#### Unit 8: Variability analysis

The goal of this unit is to introduce the different variability sources in integrated circuits and the techniques for the evaluation of their impact on the performances of electronic circuits based on electrical simulation.

Sections: Basic variability concepts: parametric variations, performance space description, yield, parameter ranges and statistical descriptions, design centering, global and local variations. Worst-case analysis. Non-worst case analysis. Technological description for worst-case and non-worst-case analysis. Guided variability analysis exercises.

#### Unit 9: Physical synthesis and verification

The goal of this unit is to provide the right skills for the creation and verification of the physical structure (layout) of analog and mixed-signal circuits. These skills range from the basics concepts (such as the use of tools and the layered composition of CMOS devices) to improve circuit performance and minimize the impact of parasitics.

Introduction: Introduction. Opening thoughts on analog layout. Analog layout techniques.

Verification. Analog layout tools. Analog layout automation. Exercises.

#### Unit 10: Behavioural modelling and simulation

This unit aim to address the concept of abstraction of the behaviour of analog circuits, and the use and development of behaviour models for improving the design flow of integrated circuits.

Sections: Introduction. Model accuracy. Analog behavioral modeling taxonomy. Modeling and simulation. Behavioral model generation techniques. Exercises.

#### Previous knowledge

The course Design Methodologies and CAD Tools assumes that enrolled students have some previous knowledge on related topics:

- Basic concepts of circuit theory.
- Basic knowledge of principles of operation and models of electronic devices: MOS transistors, independent and controlled sources, capacitors, diodes, resistors, etc.
- Basic knowledge of the manufacturing process of integrated circuits.
- Basic knowledge of performance parameters of different types of circuit blocks, e.g., slew-rate, offset, gain-bandwidth product, phase margin, etc., for operational amplifiers, or rise time, fall time and propagation time for digital inverters.
- Basic knowledge of logic design and hardware description languages.

Several additional resources have been provided for all those students requiring a knowledge gap in any of these topics.

The teaching guide of each unit may contain additional instructions on the previous knowledge required for that unit. If the student has some knowledge gap and the unit does not include any information to cover them, please contact the responsible professor of each unit for a personal guide.

## Actividades formativas y horas lectivas

---

Actividad	Horas
B Clases Teórico/ Prácticas	48

## Idioma de impartición del grupo

---

INGLÉS

## Sistemas y criterios de evaluación y calificación

---

Realización de ejercicios teóricos-prácticos on-line. Se considerará que el alumno ha aprobado el ejercicio si supera la puntuación de 5 sobre 10.

Porcentajes de ponderación mínima y máxima: 0% - 100%

Informe de las prácticas y proyectos de diseño realizados. En este caso, la calificación final será el resultado de la evaluación del trabajo presentado y, en su caso, de la exposición del mismo por parte del alumno a través de videoconferencia.

Porcentajes de ponderación mínima y máxima: 0% - 100%

Entrevista personal con el profesor mediante videoconferencia, en la que se comentarán aspectos tanto teóricos como prácticos de todos los contenidos de la asignatura.

Porcentajes de ponderación mínima y máxima: 0% - 100%

## Metodología de enseñanza-aprendizaje

---

## Horarios del grupo del proyecto docente

---

<https://fisica.us.es/docencia/titulaciones>

## Calendario de exámenes

---

<https://fisica.us.es/docencia/titulaciones>

## Tribunales específicos de evaluación y apelación

---



Presidente: FRANCISCO VIDAL FERNANDEZ FERNANDEZ

Vocal: MARIA JOSE AVEDILLO DE JUAN

Secretario: ALBERTO YUFERA GARCIA

Suplente 1: ANTONIO JOSE ACOSTA JIMENEZ

Suplente 2: ERICA TENA SANCHEZ

Suplente 3: ANTONIO JOSE GINES ARTEAGA

## Sistemas y criterios de evaluación y calificación del grupo

---

### Sistemas de evaluación

Realización de ejercicios teóricos-prácticos on-line. Se considerará que el alumno ha aprobado el ejercicio si supera la puntuación de 5 sobre 10.

Porcentajes de ponderación mínima y máxima: 0% - 100%

Informe de las prácticas y proyectos de diseño realizados. En este caso, la calificación final será el resultado de la evaluación del trabajo presentado y, en su caso, de la exposición del mismo por parte del alumno a través de videoconferencia.

Porcentajes de ponderación mínima y máxima: 0% - 100%

Entrevista personal con el profesor mediante videoconferencia, en la que se comentarán aspectos tanto teóricos como prácticos de todos los contenidos de la asignatura.

Porcentajes de ponderación mínima y máxima: 0% - 100%

### Criterio de calificación

La evaluación continua de la asignatura se realizará utilizando los siguientes elementos:

#### Memorias de ejercicios

Dado el carácter eminentemente práctico que se le imprime a esta asignatura, los alumnos/as tendrán que abordar la realización de ejercicios prácticos de simulación y diseño a lo largo del curso, de los cuales irán presentando memorias además de los propios ficheros utilizados en la realización de los diseños. Contribuyen un 70% a la calificación final.



### Cuestionario

Los alumnos realizarán un cuestionario sobre los contenidos de la parte digital. Contribuye un 13% a la calificación final.

### Proyecto

Los alumnos realizarán un pequeño proyecto de diseño digital aplicando los conocimientos adquiridos en la asignatura. Contribuye un 17% a la calificación final.

El profesorado podrá requerir una entrevista directa sobre los procedimientos aplicados y las decisiones tomadas (en su caso, procedimientos a definir en función de la localización geográfica del alumnado y los medios de comunicación disponibles).

El calendario aproximado en el cual deberán entregarse las pruebas de evaluación continua es el siguiente:

Elementos de evaluación	Fecha límite
Tema 3:	Semana 3
Tema 4:	Semana 4
Tema 5:	Semana 5
Tema 6:	Semana 6
Cuestionario:	Semana 6
Proyecto digital:	Semana 8
Tema 7:	Semanas 8 y 10
Tema 8:	Semana 12
Tema 9:	Semana 14



Tema 10:

Semana 15

La convocatoria ordinaria consistirá en la realización de un conjunto equivalente de pruebas.

## Bibliografía recomendada

---

### **Bibliografía General**

EDA for IC implementation, circuit design, and process technology

Autores: edited by Louis Scheffer, Luciano Lavagno, Grant Martin.

Edición: 2006

Publicación: McGraw-Hill

ISBN: 9780849379246

The art of analog layout

Autores: Alan Hastings

Edición: 2006

Publicación: McGraw-Hill

ISBN: 0130870617

Design of Analog CMOS Integrated Circuits, 2ed

Autores: Behzad Razavi

Edición: 2016

Publicación: McGraw-Hill

ISBN: 978-0-07-252493-2

Tolerance design of electronic circuits

Autores: R. Spence and R.S. Soin

Edición: 2007

Publicación: Addison Wesley

ISBN: 978-84-85441-70-9

VLSI Design Methodology Development

Autores: Thomas Dillinger

Edición: 2019

Publicación: Pearson Education Inc

ISBN: 978-0-13-573241-0

Digital Logic Design Using Verilog Coding and RTL Synthesis

Autores: Taraate, V. (n.d.)

Edición: 1st ed. 2016

Publicación: Springer India

ISBN: <https://doi.org/10.1007/978-81-322-2791-5>

Physical design essentials an ASIC design implementation perspective



Autores: Golshan, K. (n.d.)

Edición:

Publicación: Springer

ISBN: <https://doi.org/10.1007/978-0-387-46115-1>

Advanced HDL Synthesis and SOC Prototyping RTL Design Using Verilog

Autores: Taraate, V. (n.d.)

Edición:

Publicación: Springer Singapore

ISBN: <https://doi.org/10.1007/978-981-10-8776-9>

### **Bibliografía Específica**

MOSFET Modeling and the BSIM User Guide

Autores: C. Hu

Edición: 1999

Publicación: Springer

ISBN: 978-84-85441-70-9

IC layout basics. A practical guide

Autores: C. Saint and J. Saint

Edición: 2002

Publicación: McGraw-Hill

ISBN: 978-84-85441-70-9

Analog Design Centering and Sizing

Autores: H.E. Graeb

Edición: 2007

Publicación: Springer

ISBN: 978-84-85441-70-9

MOSFET Modeling with SPICE

Autores: D. Foty

Edición: 1997

Publicación: Prentice-Hall

ISBN: 978-84-85441-70-9

BSIM4 4.8.2 MOSFET model. User

Autores: C.K. Dabhi et al.

Edición: 2020

Publicación:

ISBN: <http://bsim.berkeley.edu/models/bsim4>

### **Información Adicional**